

Sapphireless group III nitride semiconductor and method for making same

Patent Number: ☐ US5620557

Publication date: 1997-04-15

Inventor(s): AKASAKI ISAMU (JP); AMANO HIROSHI (JP); KATO HISAKI (JP); KOIDE NORIKATSU (JP); KOIKE MASAYOSHI (JP); MANABE KATSUhide (JP)

Applicant(s): AKASAKI ISAMU (JP); AMANO HIROSHI (JP); TOYODA GOSEI KK (JP)

Requested Patent: ☐ JP7202265

Application Number: US19950494846 19950626

Priority Number(s): US19950494846 19950626; DE19951023158 19950626; JP19930354572 19931227

IPC Classification: H01L21/00

EC Classification: C30B25/02, H01L33/00G3B2, H01L33/00G3C

Equivalents: ☐ DE19523158

Abstract

A method of manufacturing two sapphireless layers (3a, 3b) at one time made of Group III nitride compound semiconductor satisfying the formula $\text{Al}_x\text{Ga}_{1-x}\text{In}_y\text{N}$, inclusive of $x=0$, $y=0$, and $x=y=0$, and a LED (10) utilizing one of the semiconductor layers (3a, 3b) as a substrate (3) includes the steps of forming two zinc oxide (ZnO) intermediate layers (2a, 2b) on each side of a sapphire substrate (1), forming two Group III nitride compound semiconductor layers (3a, 3b) satisfying the formula $\text{Al}_x\text{Ga}_{1-x}\text{In}_y\text{N}$, inclusive of $x=0$, $y=0$, and $x=y=0$, each laminated on each of the intermediate ZnO layers (2a, 2b), and separating the intermediate ZnO layers (2a, 2b) from the sapphire substrate (1) by etching with an etching liquid only for the ZnO layers (2a, 2b). At least one of the so-obtained Group III nitride compound layers is provided with n and p MOVPE layers (4, 5) formed thereon with electrodes (6, 7) on opposite sides to form an LED emitting in the 450 nm region and having a low device resistance.

Data supplied from the esp@cenet database - I2

BEST AVAILABLE COPY

(12)公開特許(A)

(11)特許出願公開 号

(54)【発明の名称】 III族窒化物半導体の製造方法

特開平7-202265

(全4頁)(2)

審査請求 未請求 請求項の数 2

(43)公開日 平成7年(1995) 8月 4日

(71) 出願人	豊田合成株式会社(愛知) 赤崎 勇(愛知)	(51)Int.Cl. ³	識別符号 技術
(72) 発明者	真部 啓亮, 小池 正好, 加藤 久喜, 赤崎 勇, 天野 浩	H01L 33/00	C
(21) 出願番号	特願平5-354572		
(22) 出願日	平成5年(1993)12月27日	FI	
(74) 代理人	弁理士 藤谷 修		
※最終頁に続く			

(57)【要約】

【目的】 $Al_xGa_{1-x}In_{1-x-y}N$ ($x=0, y=0, x=y=0$ を含む) で表されるIII族窒化物半導体の基板を容易に製造すること。

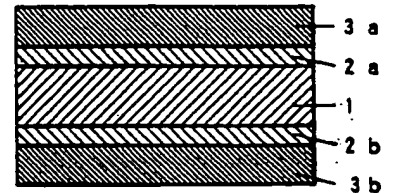
【構成】 第1に、サファイア基板の両面に酸化亜鉛(ZnO)から成る中間層を形成する。第2に、そのサファイア基板の両面に形成された2つの中間層の上にIII族窒化物半導体($Al_xGa_{1-x}In_{1-x-y}N$; $x=0, y=0, x=y=0$ を含む)からなる2つの半導体層を形成する。第3に、酸化亜鉛のみをエッチングする溶液を用いた湿式エッチングにより2つの中間層だけを除去することで、2つの半導体層をサファイア基板から剥離させて、III族窒化物半導体($Al_xGa_{1-x}In_{1-x-y}N$; $x=0, y=0, x=y=0$ を含む)からなる半導体を得る。

【産業上の利用分野】 本発明はIII族窒化物半導体のエピタキシャル基板を得るための方法に関する。

【特許請求の範囲】

【請求項1】 サファイア基板の両面に酸化亜鉛(ZnO)から成る中間層を形成し、サファイア基板の両面に形成された中間層の上にIII族窒化物半導体($Al_xGa_{1-x}In_{1-x-y}N$; $x=0, y=0, x=y=0$ を含む)からなる2つの半導体層を形成し、酸化亜鉛のみをエッチングする溶液を用いた湿式エッチングにより2つの前記中間層だけを除去することで、2つの前記半導体層を前記サファイア基板から剥離させて、III族窒化物半導体($Al_xGa_{1-x}In_{1-x-y}N$; $x=0, y=0, x=y=0$ を含む)からなる2枚の半導体を得る製造方法。

【請求項2】 請求項1において、前記中間層の厚さは10nm~1μmである。



【図面の簡単な説明】

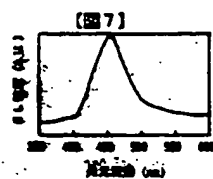
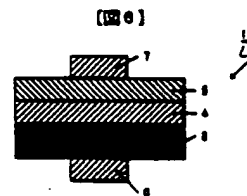
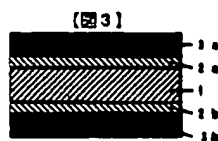
【図1】 本発明の具体的な一実施例に係るGaNの半導体基板の製造方法を示した断面図。
【図2】 本発明の具体的な一実施例に係るGaNの半導体基板の製造方法を示した断面図。
【図3】 本発明の具体的な一実施例に係るGaNの半導体基板の製造方法を示した断面図。
【図4】 本発明の具体的な一実施例に係る発光ダイオードの製造方法を示した断面図。
【図5】 本発明の具体的な一実施例に係る発光ダイオードの製造方法を示した断面図。
【図6】 本発明の具体的な一実施例に係る発光ダイオードの製造方法を示した断面図。
【図7】 発光ダイオードの発光特性を示した図。

【符号の説明】

1…サファイア基板
2a, 2b…中間層
3a, 3b…半導体層(GaN)
4…バッファ層(n-GaN)
5…i層, p層
6, 7…電極
10…発光ダイオード

BEST AVAILABLE COPY

R006684



第1頁書誌事項の続き
(71) 出願人 天野 浩 (発明)

BEST AVAILABLE COP

R006685